



Computational Intelligence in Electrical Engineering
Vol. 16, No. 4, 2026
pp. 17-28
Research Paper

Design of a DNA Computing–Based Full Adder and Its Mapping onto a Digital Microfluidic Chip Using a Time- and Resource-Efficient Approach

Kosar Hadi Abedini¹, Fatemeh Kazemi HassanAbadi¹, Zohre Beiki^{*1}, Shahram Etemadi Borujeni¹, Mohammad Reza Reshadinezad¹

¹ Faculty of Computer Engineering, University of Isfahan, Isfahan, Iran

Abstract:

Given the growing importance of biomolecular-scale processing, digital microfluidic technology has emerged as an efficient platform for implementing DNA-based logic circuits. In this work, we propose a novel binary full-adder architecture designed to minimize the number of DNA strands and to reduce fabrication and execution costs. The proposed structure was first modeled and evaluated in the Visual DSD simulation environment, and then mapped onto a custom-designed digital microfluidic biochip (DMFB) with a 15×20 electrode array. By employing time-scheduled modules for droplet splitting, mixing, and detection, the designed chip is capable of performing the complete computational operation within the minimum possible number of operational cycles. Simulation results confirm that the generated outputs fully match the expected logical behavior. Comparisons with existing approaches show that the proposed architecture achieves a significant reduction in the number of required DNA strands while maintaining computational accuracy. Specifically, the proposed full adder operates using only 15 DNA strands, whereas Seesaw- and DNA origami–based methods require $9n+53$ and $6n+15$ strands, respectively, for n inputs. In addition, the proposed DMFB mapping completes the addition process in only six operational cycles, resulting in a substantial reduction in latency compared with existing architectures, which typically require 10–14 cycles. These results highlight the potential of the proposed approach as an effective step toward the convergence of biological sciences and computational engineering, and its applicability in the development of intelligent bio-computing systems and lab-on-a-chip technologies.

Keywords: Full Adder, Digital Microfluidics, Intelligent Bio-Systems, DNA-Based Computing, Bio-Inspired Architecture.



This is an open access article under the CC BY-NC-ND/4.0/ License (<https://creativecommons.org/licenses/by-nc-nd/4.0/>).



<https://doi.org/10.22108/isee.2025.145235.1738>

طراحی تمام جمع کننده مبتنی بر محاسبات دنا و نگاشت آن بر تراشه ریزسیال دیجیتال با

رویکردی بهینه در زمان و منابع

کوثر هادی عابدینی^۱، فاطمه کاظمی حسن آبادی^۲، زهره بیکی^{۳*}، شهرام اعتمادی بروجنی^۴، محمدرضا رشادی نژاد^۵

۱- دانشجوی کاشناسی ارشد، دانشکده مهندسی کامپیوتر، دانشگاه اصفهان، اصفهان، ایران

k.hadiabedini@eng.ui.ac.ir

۲- دانشجوی دکتری، دانشکده مهندسی کامپیوتر، دانشگاه اصفهان، اصفهان، ایران

fatemehkazemi@eng.ui.ac.ir

۳- استادیار، دانشکده مهندسی کامپیوتر، دانشگاه اصفهان، اصفهان، ایران

z.beiki@eng.ui.ac.ir

۴- استادیار، دانشکده مهندسی کامپیوتر، دانشگاه اصفهان، اصفهان، ایران

etemadi@eng.ui.ac.ir

۵- دانشیار، دانشکده مهندسی کامپیوتر، دانشگاه اصفهان، اصفهان، ایران

m.reshadinezhad@eng.ui.ac.ir

چکیده: با توجه به اهمیت فزاینده پردازش های زیستی در مقیاس مولکولی، فناوری ریزسیال دیجیتال به عنوان بستر کارآمد برای اجرای مدارهای منطقی مبتنی بر دنا (DNA) مورد توجه گسترده قرار گرفته است. در این پژوهش، ساختاری نوین برای تمام جمع کننده دودویی ارائه شده که با هدف بهینه سازی تعداد رشته های دنا و کاهش هزینه های ساخت و اجرا طراحی شده است. ساختار پیشنهادی ابتدا در محیط شبیه ساز Visual DSD مدل سازی و ارزیابی شده و سپس با طراحی اختصاصی بر روی یک تراشه ریزسیال دیجیتال با آرایش 20×15 الکترودی نگاشت شده است. تراشه طراحی شده با بهره گیری از ماژول های زمان بندی شده جداسازی، اختلاط و تشخیص، قادر به اجرای کامل عملیات محاسباتی در کمترین تعداد چرخه زمانی ممکن بوده است. نتایج شبیه سازی نشان می دهد خروجی های حاصل به طور کامل با منطق مورد انتظار تطابق دارند. همچنین، مقایسه با ساختارهای مشابه نشان می دهد معماری پیشنهادی، ضمن حفظ دقت عملکرد، به کاهشی قابل ملاحظه در تعداد رشته های DNA استفاده شده منجر شده است. این دستاورد می تواند گامی مؤثر در راستای همگرایی علوم زیستی و مهندسی محاسباتی تلقی شود و نقشی مهم در توسعه سیستم های هوشمند زیستی و آزمایشگاه های روی تراشه (Lab-on-a-Chip) ایفا کند. نتایج نشان داد ساختار پیشنهادی فقط با ۱۵ رشته دنا قابل اجراست، در حالی که روش های مبتنی بر Seesaw و اورینگامی به ترتیب به $n+539$ و $n+156$ به ازای n ورودی، رشته نیاز دارند. همچنین، نگاشت پیشنهادی روی تراشه DMFB فرایند جمع را فقط در ۶ چرخه عملیاتی تکمیل می کند که نسبت به معماری های موجود (۱۰-۱۴ چرخه) کاهشی جالب توجه در زمان تأخیر ایجاد می کند.

واژه های کلیدی: تمام جمع کننده، ریزسیال دیجیتال، سیستم های هوشمند زیستی، محاسبات مبتنی بر دنا، معماری زیستی.

۱- مقدمه

مولکولی، توسعه تراشه هایی که توانایی انجام عملیات در این مقیاس را داشته باشند، اهمیت فراوانی یافته است. در همین

با توجه به نیاز روزافزون به انجام پردازش ها در سطح

راستا، ترکیب فناوری‌های زیستی با سیستم‌های محاسباتی به شکل‌گیری شاخه‌ای نوین از محاسبات موسوم به محاسبات مبتنی بر دنا^۱ منجر شده است که امکان انجام عملیات منطقی را با بهره‌گیری از واکنش‌های زیست‌مولکولی فراهم می‌آورد. یکی از چالش‌های اصلی در این حوزه، طراحی مدارهای منطقی مؤثر و قابل نگاشت بر بسترهای زیستی با دقت زیاد و پیچیدگی کم است. در این پژوهش، با هدف غلبه بر این چالش، یک تمام‌جمع‌کننده مبتنی بر دنا طراحی شده که به طور خاص برای اجرا روی تراشه‌های ریزسیال دیجیتال بهینه‌سازی شده است. چاکرابورتی و همکاران نخستین بار تراشه‌ای با عنوان ریزسیال^۲ معرفی کردند که امکان انجام آزمایش‌های متنوع بر روی تراشه‌های کوچک را از طریق کنترل حرکت قطرات آب فراهم می‌کرد. این فناوری آغازگر مسیر توسعه آزمایشگاه‌هایی بر روی تراشه^۳ بود که در زمینه‌های گوناگون زیست‌فناوری و شیمیایی کاربرد دارند. در ادامه روند پژوهش‌ها، فناوری ریزسیال دیجیتال^۴ معرفی شد که قابلیت اجرای آزمایش‌ها و کنترل مراحل مختلف آنها را به صورت دیجیتال فراهم می‌کند. ریزسیال دیجیتال به عنوان یکی از شاخه‌های نوآورانه در علوم و فناوری‌های نوین، مایعات را در مقیاس میکرومتری کنترل و دستکاری می‌کند و بستری مناسب برای انجام آزمایش‌های زیستی خودکار و با ظرفیت زیاد فراهم می‌آورد. به طور کلی، سامانه‌های ریزسیال به دو دسته اصلی تقسیم می‌شوند: ریزسیال‌های مبتنی بر کانال و ریزسیال‌های دیجیتال. در روش دیجیتال، مایعات به صورت قطرات مجزا و منفرد بر روی سطحی کنترل‌شده، تحت تأثیر میدان‌های الکتریکی حرکت می‌کنند. این رویکرد، کنترل دقیق‌تر و پردازش موازی نمونه‌ها را ممکن می‌کند. معماری معمول تراشه‌های ریزسیال دیجیتال شامل دو لایه اصلی است: لایه بالایی که از یک لایه شفاف با پوشش آبگریز^۵ تشکیل شده و لایه پایینی که شامل ماتریسی از الکترودهای مستقل و قابل کنترل است. این الکترودها میدان‌های الکتریکی لازم برای جابه‌جایی قطرات را ایجاد می‌کنند.

این فناوری، به واسطه ویژگی‌های منحصربه‌فرد خود، نقشی مهم در شکل‌گیری آینده پژوهش در حوزه سیستم‌های زیست‌محساباتی پیشرفته ایفا می‌کند. قابلیت انجام واکنش‌های زیستی و شیمیایی در حجم‌های بسیار کوچک موجب شده

است تا ریزسیال دیجیتال در زمینه‌هایی همچون زیست‌شناسی، شیمی تحلیلی، مهندسی پزشکی و فناوری‌های تشخیصی کاربردهایی گسترده داشته باشد. یکی از کاربردهای مهم این فناوری طراحی و ساخت تراشه‌هایی برای انجام آزمایش‌های زیستی است که در آنها مولکول‌هایی مانند رشته‌های دنا نقش اساسی ایفا می‌کنند. ادغام ریزسیال دیجیتال با سامانه‌های محساباتی مبتنی بر دنا بستری توانمند برای اجرای محاسبات مولکولی پیچیده و همچنین ذخیره‌سازی اطلاعات فراهم می‌کند. محاسبات دنا، به واسطه ویژگی‌هایی همچون چگالی زیاد اطلاعات و توانایی انجام پردازش‌های موازی، تحولی چشمگیر در حوزه محاسبات زیستی به وجود آورده است. پژوهش‌ها در این حوزه از دهه ۱۹۹۰ آغاز شده‌اند و تمرکز اولیه آن‌ها بر توسعه تراشه‌های آزمایشگاه با اهداف تشخیص پزشکی بوده است. با گذر زمان، این فناوری به حوزه‌هایی مانند مهندسی بافت و دارورسانی هدفمند نیز گسترش یافته است. محاسبات مبتنی بر دنا عمدتاً با طراحی و توسعه دروازه‌های منطقی دیجیتال انجام می‌شوند؛ از جمله این دروازه‌ها می‌توان به AND، OR، XOR و سایر عملیات منطقی اشاره کرد. این دروازه‌ها به طور کلی به دو روش مبتنی بر آنزیم و بدون آنزیم طراحی می‌شوند.

در روش مبتنی بر آنزیم، از آنزیم‌های مختلف به عنوان عامل محرک واکنش‌ها بهره گرفته می‌شود. در مقابل، در روش‌های بدون آنزیم، از هیچ عامل خارجی برای پیشبرد واکنش‌ها استفاده نمی‌شود. در این روش، از آغازگرهایی بسیار کوتاه (در حد ۴ تا ۷ نوکلئوتید) به عنوان فاکتور آغازگر واکنش بهره‌گیری می‌شود که با ویژگی‌های خاص خود، قابلیت شروع و ادامه واکنش‌ها را دارند. از تکنیک‌های شناخته‌شده در این زمینه می‌توان به واکنش جابه‌جایی رشته^۶ و تعویض آغازگر^۸ اشاره کرد. آغازگرها رشته‌های آغازکننده واکنش‌ها با رشته‌های دیگر هستند. واکنش‌ها با بالا رفتن انرژی سیستم ادامه می‌یابند تا به انتهای رشته اصلی برسند. سرعت میانکشدادن این آغازگرها به تعداد و نوع نوکلئوتیدهای به‌کاررفته در این آغازگرها بستگی دارد. به منظور ساخت دروازه‌های منطقی توسط تکنیک محاسبات مبتنی بر دنا، رشته‌هایی از جنس دنا یا مصنوعی با طراحی مدنظر سفارش داده شدند تا در شرکت‌های مربوط ساخته شوند. این رشته‌ها

وینفیری و همکاران موفق شدند با استفاده از این تکنیک‌ها، دروازه منطقی معروف به آلاکلنگ^۹ را طراحی کنند که با تنظیم سطح آستانه، قابل تبدیل به دروازه‌های AND و OR است و همچنین قابلیت استفاده آبخاری در مدارهای بزرگ مقیاس را دارد [۱].

در [۲] نیز، دروازه‌های منطق AND، OR و XOR با بهره‌گیری از نانو ساختارهای دنازایم^{۱۰} طراحی شده‌اند که نوعی استفاده از آنزیم در طراحی مدارهای زیستی به شمار می‌آید. در پژوهشی دیگر [۳]، ساختار دروازه XOR معرفی شده که مبنای طراحی یک مدار نیم جمع‌کننده قرار گرفته است. طراحی این دروازه XOR بر اساس تکنیک «پوشش آغازگر» انجام شده است؛ به این صورت که اگر فقط یکی از ورودی‌ها فعال باشد، رشته مکمل اضافی در سامانه باعث پوشش دادن آغازگر ورودی دیگر می‌شود و خروجی تولید می‌شود. در حالتی که هر دو ورودی به طور هم‌زمان فعال باشند، آغازگرهای هر دو ورودی توسط رشته‌های مکمل یکدیگر پوشش داده می‌شوند و در نتیجه خروجی تولید نمی‌شود. از همین ساختار، برای ساخت مدار نیم جمع‌کننده نیز استفاده شده است. علاوه بر آن، در [۳]، دروازه‌های منطقی XNOR و AND با بهره‌گیری از منطق فازی مبتنی بر محاسبات دنا طراحی شده‌اند. در این پژوهش، خروجی‌ها با سنجش شدت سیگنال‌های نوری مبتنی بر FRET تحلیل شده‌اند.

ادغام تکنیک‌های محاسبات مبتنی بر دنا با فناوری ریزسیال دیجیتال، افقی نو برای انجام سریع، دقیق و خودکار آزمایش‌های زیستی ترسیم می‌کند. پژوهش‌های اخیر در زمینه تلفیق این دو فناوری پیشرفت‌هایی چشمگیر را به نمایش گذاشته‌اند. برای نمونه، در سال ۲۰۱۰، جاعو و چاکرابورتی سامانه‌ای بر پایه دروازه‌های منطقی دیجیتال در بستر ریزسیال دیجیتال ارائه دادند که با به‌کارگیری مکانیسم خودآزمایی داخلی، موجب افزایش قابلیت اطمینان در آزمایشگاه‌های روی تراشه شد. در این پژوهش، با طراحی دروازه‌های منطقی AND، OR، NOT و XOR و به‌کارگیری عملیات‌های پایه ریزسیال دیجیتال مانند انتقال، ادغام و تقسیم قطرات، امکان اجرای چندین آزمون ساختاری و عملکردی در یک قطره منفرد فراهم شد [۴]. در ادامه، وانگ و همکاران در سال ۲۰۱۴ با معرفی یک نیم جمع‌کننده مبتنی بر دنا دورشته‌ای، نشان

تحت شرایط خاص و با مواد لازم درون آزمایشگاه کنار هم قرار می‌گیرند تا دروازه‌های منطقی مدنظر تشکیل شوند. پس از ساخت دروازه‌ها، ورودی‌ها (تکرشته‌هایی از جنس دنا) به محلول حاوی این دروازه‌ها اضافه می‌شوند تا دروازه‌ها و ورودی‌ها به صورت خودکار هم دیگر را ببندد و با هم واکنش بدهند. واکنش از آغازگر طراحی شده (بخشی از رشته ورودی که به عنوان آغازگر در طراحی در نظر گرفته شده است) با مکمل آغازگر خود در دروازه منطقی شروع می‌شود و به مرور انرژی سیستم بالا می‌رود و این واکنش ادامه می‌یابد تا خروجی دروازه منطقی که از جنس تکرشته دناست، آزاد شود. در ادامه، نحوه واکنش یک نمونه دروازه AND طراحی شده شرح داده می‌شود تا مفهوم عملکرد دروازه‌های منطقی واضح شود. در شکل (۱)، نمایی از یک دروازه منطقی AND نشان داده شده است که دارای دو آغازگر به نام‌های T^* و $T1^*$ است که مکمل آغازگرهای دو ورودی مربوط به این دروازه هستند.

اگر ورودی A، با تکرشته به صورت $\langle A T^* \rangle$ که دارای آغازگر T^* است در محیط آزمایش وجود داشته باشد، با مکمل خود در دروازه منطقی AND یعنی T^* واکنش می‌دهد و باعث جدا شدن دامنه A از رشته بالایی کمپلکس دروازه AND می‌شود. همچنین، اگر ورودی B با تک رشته $\langle T1^* B \rangle$ وجود داشته باشد، آغازگر آن ($T1^*$) با آغازگر $T1^*$ از دروازه منطقی AND واکنش می‌دهد و باعث جدا شدن دامنه B از رشته بالایی دروازه منطقی AND می‌شود. اگر هر دوی این ورودی‌ها هم‌زمان با هم در محیط آزمایش وجود داشته باشند، باعث جدا شدن رشته بالایی دروازه منطقی AND می‌شوند و این تکرشته به عنوان خروجی دروازه در نظر گرفته می‌شود. مشابه همین روند در طراحی بقیه دروازه‌های منطقی با روش جابه‌جایی رشته در محاسبات مبتنی بر دنا نیز صورت می‌گیرد که در ادامه، چند نمونه از کارهای پیشین صورت گرفته در این زمینه شرح داده می‌شود.



شکل (۱): نمایی از یک دروازه AND طراحی شده با استفاده از تکنیک محاسبات مبتنی بر دنا

دادند می‌توان دروازه‌های منطقی سنتی را با استفاده از واکنش‌های کنترل‌شده دماهی^{۱۱} و واسرشتن^{۱۲} جایگزین کرد. این روش با هدف غلبه بر محدودیت‌های فیزیکی موجود در مدارهای سنتی، کاهش پیچیدگی ساختاری و کاهش هزینه‌های مربوط به ساخت نیم‌جمع‌کننده‌ها ارائه شده است [۵]. در سال ۲۰۲۱، لی و همکاران واحد پردازش ریزسیال دیجیتال قابل برنامه‌ریزی و خودکاری را توسعه دادند که بر پایه منطق بولی مبتنی بر دنا عمل می‌کرد. این سیستم توانایی انجام عملیات‌های منطقی مانند AND، OR و XOR را از طریق واکنش‌های زنجیره‌ای دنا دارا بود. هدف اصلی از این طراحی جایگزینی روش‌های دستی آزمایشگاهی با یک سیستم خودکار برای اجرای محاسبات پیچیده‌تر و ترکیب آشنایی چندین عملیات منطقی بود [۶]. در سال ۲۰۲۳، لو و همکاران محاسبات مبتنی بر دنا را به عنوان رویکردی نویدبخش برای جایگزینی یا تکمیل محاسبات الکترونیکی سنتی معرفی کردند. در این سامانه‌ها، از مولکول‌های دنا به عنوان عناصر محاسباتی بهره‌گیری شده است. با استفاده از واکنش‌های جابه‌جایی رشته‌ای و دروازه‌های منطقی دوگانه، امکان اجرای مدارهایی با پیچیدگی زیاد، کمترین نشت سیگنال^{۱۳} و وفاداری عملکردی زیاد فراهم شده است. در این مسیر، بهره‌گیری از آرایه‌های دروازه منطقی قابل برنامه‌ریزی مبتنی بر دنا و رجیسترهای ساخته‌شده با تکنیک دنا‌ی اوریگامی موجب کاهش چالش‌های مرتبط با کنترل، مقیاس‌پذیری و مجتمع‌سازی در مدارهای دنا محور شده است [۷].

با وجود تلاش‌های پیشین، تا کنون ساختاری جامع و مناسب برای اجرای تمام‌جمع‌کننده مبتنی بر تکنیک‌های جابه‌جایی رشته در محاسبات دنا ارائه نشده است که قابلیت استقرار بر روی بستر ریزسیال دیجیتال را نیز داشته باشد. دروازه‌های منطقی، از جمله تمام‌جمع‌کننده، در صورت اجرا روی آزمایشگاه‌های روی تراشه، می‌توانند نقشی مهم در انجام آزمایش‌های زیستی در محل ایفا کنند.

در این مقاله، تلاش شده است تا با بهره‌گیری از تکنیک‌های جابه‌جایی رشته در محاسبات مبتنی بر دنا، ساختاری نوین برای دروازه‌های منطقی XOR و نیم‌جمع‌کننده ارائه شود. این ساختارها به گونه‌ای طراحی شده‌اند که قابلیت استقرار و عملکرد مؤثر بر روی بستر ریزسیال دیجیتال را

داشته باشند. طراحی نیم‌جمع‌کننده پیشنهادی به دلیل سادگی در اجرا، استفاده از تعداد اندک رشته‌های دنا و عدم وابستگی به هر گونه فاکتور خارجی غیر دنا، به راحتی قابل انطباق با معماری ریزسیال دیجیتال است. در طراحی معماری ریزسیال دیجیتال نیز تلاش شده است تا بلوک‌های عملیاتی به نحوی بهینه انتخاب و در موقعیت‌های مناسب جای‌گذاری شوند تا انجام فرایندهای مدنظر به صورت کارآمد و دقیق امکان‌پذیر شود. به منظور اطمینان از صحت عملکرد ساختار نیم‌جمع‌کننده طراحی‌شده، ابتدا شبیه‌سازی آن به صورت مستقل از بستر ریزسیال دیجیتال و با استفاده از نرم‌افزار Visual-DSD انجام شده است. سپس، فرایند اجرای آن بر روی بستر ریزسیال دیجیتال با استفاده از شبیه‌سازی SSS (سیستم شبیه‌سازی ریزسیال دیجیتال) صورت گرفته است تا کارایی و صحت عملکرد آن در محیط هدف تأیید شود.

یکی از چالش‌های مهم در ادغام دروازه‌های مبتنی بر واکنش‌های جابه‌جایی رشته با محیط پویای ریزسیال دیجیتال، تضمین پایداری واکنش‌ها در حضور تنش‌های ناشی از حرکت قطرات، رقیق‌سازی تدریجی و محدودیت‌های زمانی چرخه‌های الکترونی است. در این پژوهش، با طراحی ساختارهای ماژولار و جداسازی فیزیکی نواحی واکنش، تلاش شده است تا این چالش‌ها برطرف شوند و امکان یکپارچه‌سازی پایدار محاسبات دنا با DMFB فراهم شود.

در ادامه مقاله، بخش دوم به شرح تفصیلی روش اجرا اختصاص یافته است؛ در بخش سوم، روش پیشنهادی بر بستر ریزسیال دیجیتال اجرا و به تفصیل شرح داده شده است. نتایج شبیه‌سازی‌های انجام‌شده در بخش چهارم گزارش شده است و در نهایت، در بخش پنجم جمع‌بندی و نتیجه‌گیری روش پیشنهادی ارائه خواهد شد.

۲- اجرای روش پیشنهادی

در این پژوهش، ساختاری نوین برای تمام‌جمع‌کننده با بهره‌گیری از تکنیک جابه‌جایی رشته در چارچوب محاسبات مبتنی بر دنا ارائه شده است. عملکرد این ساختار ابتدا با استفاده از شبیه‌ساز معتبر Visual-DSD بررسی و اعتبارسنجی شده است. در ادامه، صحت عملکرد آن در بستر آزمایشگاه روی تراشه با استفاده از شبیه‌ساز SSS ارزیابی شده است.

اصلی و یک ورودی انتقالی^۴، و دو خروجی تولید می‌کند: مجموع و رقم نقلی خروجی^۵.

رابطه منطقی تمام‌جمع‌کننده در معادله‌های (۱) و (۲) به صورت زیر تعریف می‌شود:

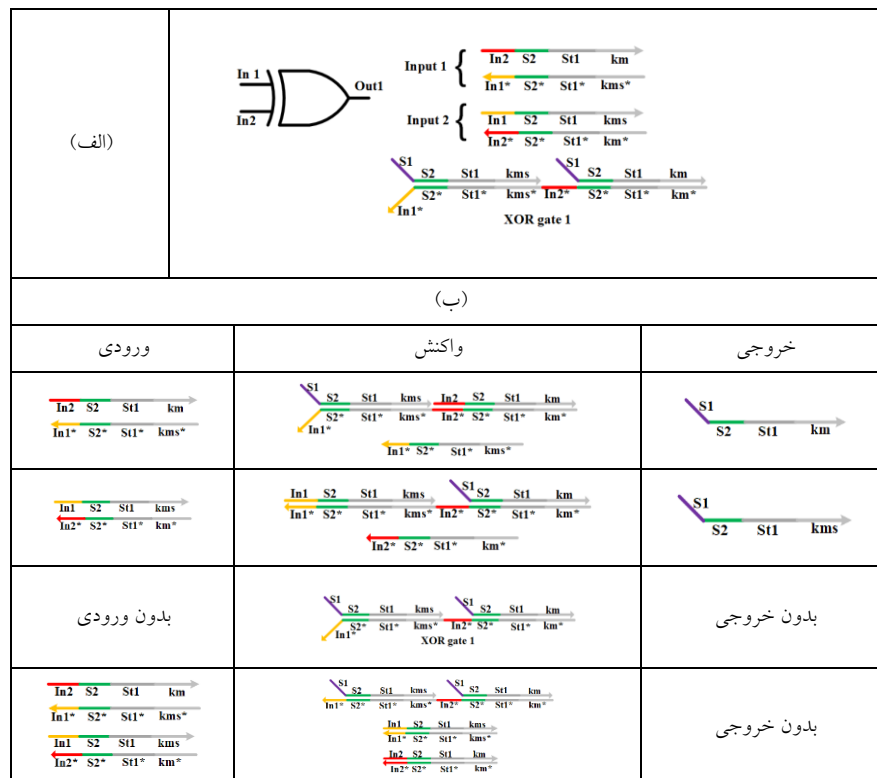
$$\text{Sum} = A \oplus B \oplus C_{\text{in}} \quad (۱)$$

$$\text{Carry}_{\text{out}} = (A \cdot B) + (C_{\text{in}} \cdot (A \oplus B)) \quad (۲)$$

۲-۱- ساخت تمام‌جمع‌کننده با استفاده از

تکنیک‌های محاسبات مبتنی بر دنا

تمام‌جمع‌کننده یکی از اجزای کلیدی در انجام عملیات محاسباتی در سامانه‌های دیجیتال پیچیده همچون محاسبات باینری، پردازنده‌ها و مدارهای شمارنده به شمار می‌رود. این مدار قابلیت جمع سه ورودی باینری را داراست: دو ورودی



شکل (۲): ساختار گیت XOR پیشنهادی

دریافت دو ورودی نمایش داده شده است. ورودی اول از دو تکرار شده به صورت $\langle In2 \ S2 \ St1 \ Km \rangle$ و $\langle In1* \ S2* \rangle$ تشکیل شده است. رشته اول ورودی اصلی را تشکیل می‌دهد و رشته دوم برای پوشش دادن آغازگر آزاد ورودی دوم استفاده می‌شود. به صورت مشابه، ورودی دوم نیز شامل دو تکرار شده $\langle In1 \ S2 \ St1 \ Km \rangle$ و $\langle In2* \ S2* \rangle$ و $\langle St1* \ Km* \rangle$ است که به ترتیب به عنوان ورودی دوم و رشته پوشش‌دهنده ورودی اول عمل می‌کنند. در حالتی که هر دو ورودی به طور هم‌زمان حضور داشته باشند، این ورودی‌ها با رشته‌های مکمل خود واکنش نشان می‌دهند و به دلیل اشباع

به منظور اجرای تمام‌جمع‌کننده، نیاز به طراحی دروازه‌های منطقی AND، OR و XOR وجود دارد که این دروازه‌ها باید رفتاری مشابه همتای دیجیتال خود داشته باشند. در ادامه، نحوه طراحی هر یک از این دروازه‌ها به تفصیل شرح داده می‌شود. دروازه منطقی XOR دارای دو ورودی است و به گونه‌ای عمل می‌کند که در صورتی که فقط یکی از ورودی‌ها برابر ۱ باشد، خروجی نیز ۱ خواهد بود. در حالتی که هر دو ورودی برابر ۰ یا هر دو برابر ۱ باشند، خروجی صفر خواهد بود. اجرای این دروازه منطقی مطابق شکل (۱) انجام شده است؛ در بخش (الف) این شکل، ساختار کلی دروازه XOR و نحوه

$\langle S2\ St1\ ra1 \rangle$ تولید شده باشد، $ra1$ با $ra1^*$ از دروازه منطقی OR واکنش می‌دهد و موجب تولید تک‌رشته خروجی می‌شود. این روند برای خروجی دروازه AND دوم نیز صدق می‌کند؛ بنابراین، ساختار دروازه منطقی OR طراحی شده، همان‌طور که در شکل (۳-ب) دیده می‌شود، قابلیت دریافت دو ورودی متفاوت و تولید یک خروجی واحد را دارد. در صورت تولید خروجی از هر یک از دروازه‌های منطقی AND، خروجی $\langle St1\ cout \rangle$ تولید خواهد شد.

در طراحی نیم‌جمع‌کننده، دو عدد دروازه منطقی XOR به کار رفته‌اند که خروجی دروازه منطقی XOR اول باید به یک دروازه منطقی XOR دیگر ارسال شود تا با ورودی cin عملیات XOR انجام دهد. وجود دو تک‌رشته به عنوان خروجی XOR اول ممکن است موجب بروز اشکال در دریافت ورودی‌های دروازه منطقی XOR دوم شود. به همین منظور، ساختار دروازه مبدل طراحی شده است تا دو ورودی دروازه منطقی XOR به یک تک‌رشته واحد تبدیل شوند. ساختار این مبدل در شکل (۳-پ) مشاهده می‌شود. هر کدام از خروجی‌های XOR که وجود داشته باشند، با رشته پایینی این دروازه واکنش می‌دهند و موجب آزادشدن $\langle sm\ S2\ St1 \rangle$ می‌شوند. این تک‌رشته قابلیت ارسال به دروازه XOR بعدی را داراست.

شکل (۴) ساختار مازولار تمام‌جمع‌کننده‌ای را نشان می‌دهد که قابلیت اجرا توسط دروازه‌های طراحی‌شده را داراست. این ساختار در زیربخش ۲-۲ بررسی می‌شود و نحوه نگاشت آن بر روی ریزسیال دیجیتال تشریح خواهد شد.

۲-۲- نگاشت تمام‌جمع‌کننده طراحی‌شده بر روی

تراشه ریزسیال دیجیتال

در این بخش، نحوه نگاشت تمام‌جمع‌کننده طراحی‌شده بر روی تراشه ریزسیال دیجیتال تشریح می‌شود. در این فناوری، عملیات منطقی با استفاده از قطرات مایع حاوی مواد زیستی مانند دنا و کنترل آنها بر سطح تراشه شیشه‌ای یا پلیمری انجام می‌شود. این بستر به ویژه برای سیستم‌های تشخیص پزشکی و آزمایشگاه‌های روی تراشه مناسب است.

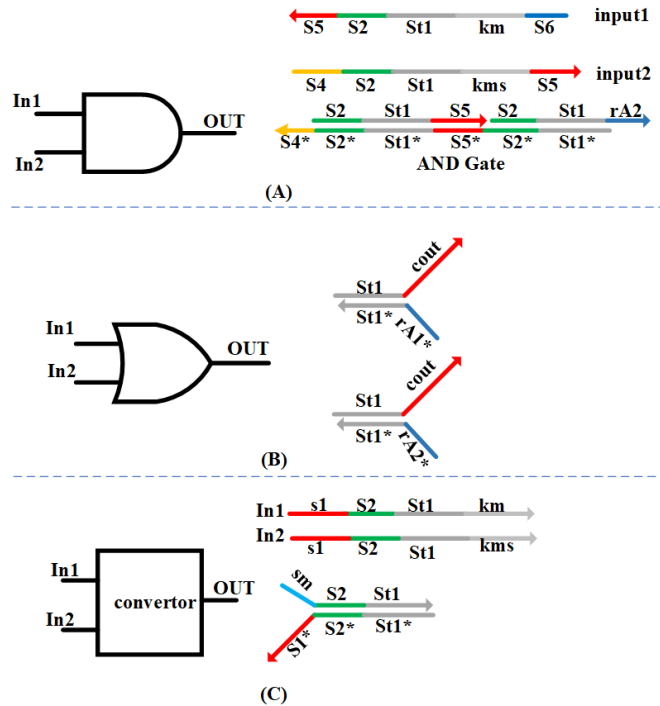
ساختار تمام‌جمع‌کننده پیشنهادی مطابق شکل (۴) بر روی

آغازگرها، امکانی برای واکنش با رشته‌های دروازه XOR نخواهند داشت. علت این امر حضور آزاد دو آغازگر در رشته‌های ورودی است که به واکنشی سریع‌تر بین آنها نسبت به واکنش با دروازه اصلی منجر می‌شود. در ساختار دروازه XOR، به ازای هر ورودی، فقط یک آغازگر آزاد وجود دارد. شکل (۲) چهار حالت ممکن برای عملکرد این دروازه را نمایش می‌دهد. برای مثال، در حالتی که فقط ورودی اول وجود داشته باشد، توالی $\langle In2 \rangle$ از رشته ورودی با توالی مکمل خود $\langle In2^* \rangle$ از ساختار دروازه واکنش می‌دهد و به آزادشدن رشته $\langle S1\ S2\ St1\ Km \rangle$ منجر می‌شود که به عنوان یکی از خروجی‌های دروازه شناخته می‌شود. خروجی دیگر رشته $\langle S1\ S2\ St1\ Kms \rangle$ است که در ازای فعال‌بودن ورودی دوم تولید می‌شود. هر کدام از این خروجی‌ها، در صورت تولید، نمایانگر خروجی فعال دروازه منطقی XOR خواهند بود.

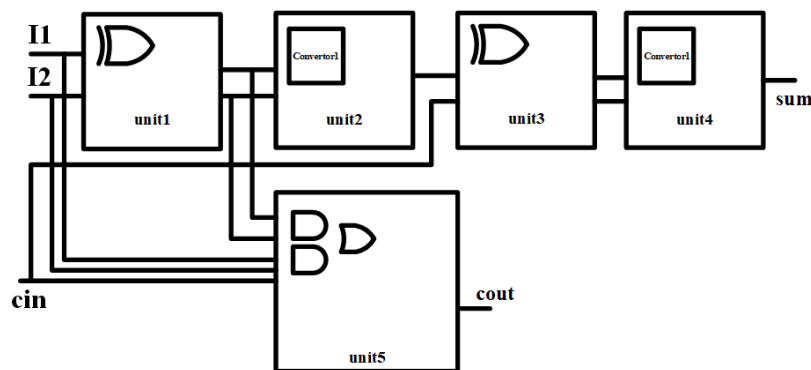
دروازه‌های منطقی AND، OR و مبدل در شکل (۳) نشان داده شده‌اند. عملکرد دروازه منطقی AND به این صورت است که ابتدا ورودی دوم واکنش را آغاز می‌کند و موجب آزادشدن آغازگر $S5^*$ می‌شود تا ورودی اول نیز قادر به واکنش و تولید خروجی نهایی باشد (شکل ۳-الف). آغازگر $S4$ از ورودی دوم با آغازگر $S4^*$ که در ابتدا به صورت آزاد است واکنش می‌دهد و به دلیل افزایش انرژی سیستم، این واکنش تا $S5$ ادامه می‌یابد. زمانی که $S5^*$ آزاد می‌شود، $S5$ از ورودی اول می‌تولند با آن واکنش دهد و خروجی $\langle S2\ St1 \rangle$ آزاد شود. ساختار تمام‌جمع‌کننده دارای دو عدد دروازه منطقی AND است که عملکرد هر دو یکسان است؛ با این تفاوت که توالی‌های به‌کاررفته در آنها بسته به ورودی‌هایشان متفاوت است. یکی از آنها ورودی‌های اصلی (A و B) تمام‌جمع‌کننده را با یکدیگر AND می‌کند و دیگری خروجی XOR اول و cin را با هم AND می‌کند. خروجی‌های این دو AND طراحی‌شده به ترتیب $\langle S2\ St1\ ra1 \rangle$ و $\langle S2\ St1 \rangle$ هستند و به دروازه منطقی OR منتقل می‌شوند. تفاوت این دو خروجی در بخش آغازگر سمت راست آنهاست. ساختار دروازه منطقی OR طراحی‌شده شامل دو عدد دورشته‌ای است که قابلیت شناسایی دو خروجی بیان‌شده از دروازه‌های منطقی AND را دارد. برای مثال، اگر تک‌رشته

مجزا قرار گرفته‌اند تا از تداخل واکنش‌ها جلوگیری شود. خروجی‌های تولیدشده در واحدهای میانی به صورت مستقیم به دروازه‌های بعدی ارسال می‌شوند تا در نهایت، سیگنال‌های SUM و COUT تولید شوند.

تراشه نگاشت شده است. هر دروازه XOR به یک واحد ریزسیال اختصاص داده می‌شود. در واقع، می‌توان گفت در معماری DMFB هر قطره در هر لحظه فقط یک الکترون را اشغال می‌کند و سایر دروازه‌ها نیز به طور مشابه در واحدهای



شکل (۳): ساختار دروازه‌های منطقی پیشنهادی و رشته‌های دنا متناظر با دروازه‌های منطقی AND، OR و مبدل اجرا شده

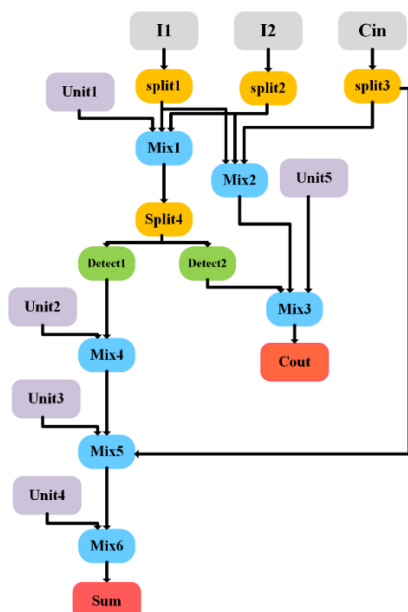


شکل (۴): ساختار سطح گیت از تمام جمع‌کننده با استفاده از دروازه‌های پیشنهادی

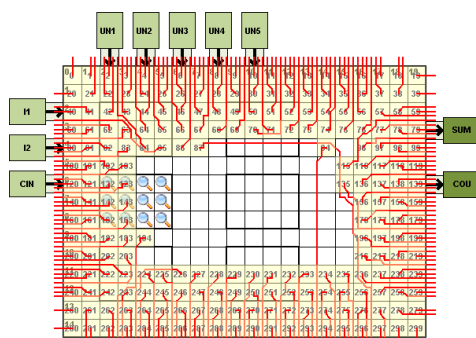
می‌ماند که نمایانگر واکنش کامل و نشت کم است. همچنین، در حالت‌هایی که سیستم باید «صفر» تولید کند، غلظت خروجی کمتر از ۱۰ نانومولار باقی ماند که حاشیه نویز قابل قبولی ایجاد می‌کند. تعریف این بازه‌ها (۰-۱۰ nM به عنوان صفر و ۹۰-۱۰۰ nM به عنوان یک) مطابق گزارش‌های تجربی

برای جلوگیری از تداخل واکنش‌ها در ساختارهای XOR و AND، فاصله میان آغازگرهای آزاد و حوزه‌های مکمل به گونه‌ای انتخاب شد که سرعت واکنش‌های ناخواسته کاهش یابد. شبیه‌سازی غلظت‌ها در Visual DSD نشان داد در تمامی حالات، خروجی در بازه ۹۰-۱۰۰ نانومولار باقی

شبیه سازی ساختار پیشنهادی تحت مدل واکنش های قطعی انجام شده است. در این شبیه سازی، ورودی ها در بازه ۰ تا ۱۰۰ نانومولار (nM) تنظیم شده اند؛ به طوری که غلظت ۰ nM به عنوان سطح منطقی صفر و ۱۰۰ nM به عنوان سطح منطقی یک در نظر گرفته شده است. همچنین، غلظت رشته های دروازه های منطقی نیز برابر ۱۰۰ nM لحاظ شده است. برای ارزیابی خروجی ها، غلظت کمتر از ۱۰ nM به عنوان صفر منطقی و غلظت بین ۹۰ nM تا ۱۰۰ nM به عنوان یک منطقی در نظر گرفته شده است. بازه بین ۱۰ nM تا ۲۰ nM نیز به عنوان حاشیه نویز برای صفر منطقی، و بازه ۱۰۰ nM تا ۹۰ nM به عنوان حاشیه نویز برای یک منطقی شناخته شده است.



شکل (۵): گراف توالی مراحل برای نگاشت تمام جمع کننده بر روی تراشه های ریزسیال دیجیتال



وینفیری و کیان^{۱۶} در دروازه های جابه جایی رشته است و نشان می دهد طرح پیشنهادی با استانداردهای عملی سازگار است. فرایند اجرا شامل دو مرحله اصلی است:

- **مرحله اول (ساخت در فاز مایع):** طراحی سطح بالا و معماری عملیات، شامل تقسیم قطرات ورودی، اختلاط در ماژول های مربوط و تشخیص خروجی ها. این روند به صورت یک گراف توالی نمایش داده می شود (شکل ۵).

- **مرحله دوم (طراحی سطح تراشه):** شامل مکان یابی واحدها روی شبکه الکترونی و مسیر حرکت قطرات، با هدف کاهش فاصله ها و جلوگیری از تداخل. سیم کشی تراشه بر اساس یک آرایش دو بُعدی ۱۵×۲۰ الکترونی (۳۰۰ الکترون) انجام می شود که امکان کنترل مستقل حرکت قطرات را فراهم می کند.

همان طور که در شکل (۶) نشان داده شده است، طراحی پیشنهادی باعث می شود کل فرایند جمع فقط در چهار چرخه اختلاط، دو چرخه جداسازی و یک چرخه تشخیص تکمیل شود. تحلیل مسیر بحرانی گراف توالی عملیات نشان می دهد بخش عمده ای از واکنش ها به صورت موازی قابل اجرا هستند که این امر موجب کاهش زمان کل و افزایش کارایی سیستم می شود.

نتایج نشان می دهد استفاده از این معماری موجب کاهش پیچیدگی، سرعت بیشتر اجرا و امکان مقیاس پذیری در سیستم های محاسبات مولکولی می شود.

۳- نتایج شبیه سازی

در این پژوهش، ساختاری نوین برای اجرای تمام جمع کننده با استفاده از محاسبات مبتنی بر دنا ارائه شد و سپس این ساختار بر روی تراشه ریزسیال دیجیتال نگاشت شد. طراحی تمام جمع کننده با هدف استفاده از کمترین تعداد رشته های دنا و بهره گیری از ساختارهایی ساده و کارآمد انجام شد. تراشه ریزسیال دیجیتال نیز طبق توضیحات ارائه شده در بخش سوم، به صورت اختصاصی برای این معماری طراحی و بهینه سازی شده است.

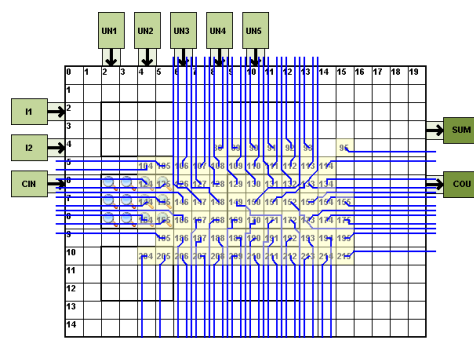
در این بخش، نتایج حاصل از شبیه سازی ساختار تمام جمع کننده توسط شبیه ساز Visual-DSD ارائه می شود.

مولکولی صورت گرفته است.

خروجی‌های حاصل از شبیه‌سازی تمام جمع‌کننده برای تمام ۸ حالت ورودی ممکن در **جدول (۱)** گزارش شده‌اند. در مواردی که دروازه XOR دارای دو تک‌رشته خروجی است، بیشینه غلظت بین آنها برای تحلیل انتخاب شده است. علت این انتخاب آن است که در شرایط آزمایشگاهی، معمولاً قوی‌ترین سیگنال یا غالب‌ترین رشته فعال تعیین‌کننده رفتار نهایی سیستم است. در واقع، این مقدار متناظر با سیگنالی است که در فرایند آشکارسازی عملی (برای مثال، به روش‌های فلورسانس یا FRET) قابل مشاهده و اندازه‌گیری است. بنابراین، استفاده از بیشینه غلظت نه فقط ساده‌سازی تحلیل محسوب می‌شود، بلکه با شرایط واقعی اجرای واکنش‌ها نیز سازگاری دارد.

نمودار **شکل (۷)** حالت هشتم از **جدول (۱)** را نمایش می‌دهد. در بخش (الف) این نمودار، خروجی سیگنال SUM مشاهده می‌شود و در بخش (ب)، نتایج شبیه‌سازی واحد ۵ گزارش شده است که مسئول تولید خروجی COUT است. بررسی دقیق نمودارها نشان می‌دهد خروجی‌های تولیدی به‌خوبی در بازه‌های تعریف‌شده برای صفر و یک منطقی قرار گرفته‌اند. برای مثال، مقادیر به‌دست‌آمده برای خروجی COUT در حالت ورودی (۱۱۱) حدود 92 nM است که با وجود فاصله اندک از مقدار ایده‌آل (100 nM)، همچنان در محدوده یک منطقی قرار دارد و حاشیه نویز عملکرد سیستم را تحت تأثیر قرار نمی‌دهد. به همین ترتیب، در مواردی که خروجی باید صفر باشد، غلظت‌ها کمتر از 10 nM باقی مانده‌اند که نشان‌دهنده صحت عملکرد گیت‌های طراحی شده است. بنابراین، ساختار پیشنهادی ضمن کاهش تعداد رشته‌ها، قادر است خروجی‌های مورد انتظار را با پایداری مناسب و در محدوده تعریف شده تولید کند.

علاوه بر این، تعداد رشته‌های مورد نیاز برای اجرای تمام جمع‌کننده‌های ۱، ۸ و n بیتی با استفاده از ساختار پیشنهادی در **جدول (۲)** با روش‌های مبتنی بر Seesaw [۱] و اوریگامی دنا [۸] مقایسه شده است. همان‌طور که در این جدول مشاهده می‌شود، تعداد رشته‌های لازم در روش پیشنهادی به طور ثابت برابر ۱۵ رشته بدون توجه به تعداد بیت‌های ورودی باقی می‌ماند. این ویژگی منحصربه‌فرد



شکل (۶): ساختار چینش و نحوه سیم‌بندی تراشه پیشنهادی

چیدمان دروازه‌ها بر روی آرایه 20×15 الکترودی به نحوی انجام شده است که طول مسیر حرکت قطرات و احتمال بروز تداخل بین واحدهای واکنش به حداقل برسد. در معماری DMFB استفاده‌شده، هر قطره در هر لحظه فقط یک الکتروود را اشغال می‌کند؛ از این رو، انتخاب موقعیت صحیح الکتروودهای مربوط به هر دروازه تعیین‌کننده مقدار جلایه‌جایی مورد نیاز برای عملیات اختلاط، جداسازی و انتقال است. بر همین اساس، دروازه XOR که بیشترین تعداد ورودی و خروجی را دارد، در ناحیه مرکزی تراشه قرار داده شد تا فاصله آن با دو دروازه AND و OR حداقل شود. این امر موجب کاهش تعداد جلایه‌جایی‌های بین الکتروودی و در نتیجه، کاهش چهار چرخه عملیاتی نسبت به چیدمان‌های خطی می‌شود.

از آنجا که عملیات اختلاط و جداسازی معمولاً به ۴ تا ۶ جابه‌جایی متوالی بین الکتروودها نیاز دارند، فاصله حداقل دو الکتروود خالی میان دروازه‌ها در نظر گرفته شد تا از ادغام ناخواسته قطرات جلوگیری شود و امکان اجرای واکنش‌ها در دروازه‌های مختلف بدون تداخل فراهم شود. این فاصله‌گذاری همچنین تضمین می‌کند میدان الکتریکی اعمال‌شده برای حرکت یک قطره باعث تحریک قطرات موجود در واحدهای مجاور نشود.

ولتاژ اعمالی در تراشه در بازه $80-160\text{ vpp}$ مطابق گزارشات تجربی، تغییر دمای قطره را در حد کمتر از 2°C سانتی‌گراد نگه می‌دارد و این مقدار برای حفظ پایداری ساختارهای DNA مبتنی بر جابه‌جایی رشته کاملاً مناسب است. به این ترتیب، انتخاب چیدمان پیشنهادی نه فقط بر اساس ساختار منطقی مدار، بلکه با توجه به محدودیت‌های فیزیکی تراشه DMFB و نیاز به اجرای صحیح واکنش‌های

چرخه نیاز دارند [۹]. در روش پیشنهادی، مجموع چرخه‌های لازم برای انجام عملیات جمع برابر ۶ چرخه اختلاط و ۱ چرخه جداسازی و ۱ چرخه تشخیص بود؛ بنابراین، زمان کل اجرای فرایند تقریباً ۸ چرخه است. با فرض زمان ۰/۵ تا ۱ ثانیه برای هر چرخه، زمان کل بین ۴ تا ۸ ثانیه خواهد بود. این مقدار نسبت به سازوکارهای قبلی مبتنی بر DMFB که ۱۰ تا ۱۴ چرخه نیاز دارند، بهبود حدود ۳۰-۴۰ درصد ایجاد می‌کند.

در جدول (۲) نشان داده شد که تعداد رشته‌ها در معماری پیشنهادی با افزایش تعداد بیت ثابت می‌ماند (۱۵ رشته)، در حالی که در روش Seesaw، افزایش خطی با n دارد؛ این بدان معناست که در یک جمع‌کننده ۸ بیتی، معماری پیشنهادی ۸۳ درصد کاهش مصرف رشته نسبت به Seesaw ایجاد می‌کند.

در نمودارهای شکل (۷)، اختلاف میان خروجی‌های مورد انتظار و خروجی‌های شبیه‌سازی شده کمتر از ۵ درصد است. به طور خاص، در حالت (۱۱۱) غلظت c_{out} برابر ۹۲ nM و فاصله آن از مرز نویز بیشتر از ۸۰ nM است؛ بنابراین، پایداری منطقی خروجی تأیید می‌شود.

برخاسته از معماری مبتنی بر ریزسیال دیجیتال است؛ به ویژه فرایند جداسازی قطرات که امکان استفاده مجدد از قطرات اولیه در چند مرحله از محاسبه را فراهم می‌کند و از افزایش خطی تعداد رشته‌ها با افزایش تعداد بیت‌ها جلوگیری می‌کند. این مزیت در حالی حاصل می‌شود که سایر روش‌ها مانند Seesaw و اوریگامی، با افزایش ابعاد ورودی به طور تصاعدی به تعداد بیشتری از رشته‌ها نیاز دارند.

خروجی‌های حاصل از شبیه‌سازی تمام‌جمع‌کننده برای تمام ۸ حالت ورودی ممکن در جدول (۱) گزارش شده‌اند. گفتنی است، در مواردی که دروازه XOR دارای دو تک‌رشته خروجی است، بیشینه غلظت بین آنها برای تحلیل انتخاب شده است. نمودار شکل (۷) حالت هشتم از جدول (۱) را به تصویر می‌کشد. در بخش (الف) این نمودار، خروجی سیگنال SUM نمایش داده شده و در بخش (ب)، نتایج شبیه‌سازی واحد ۵ گزارش شده است که مسئول تولید خروجی COUT است.

سازوکارهای قبلی مبتنی بر DMFB معمولاً ۱۰ تا ۱۴

جدول (۱): نتایج حاصل از شبیه‌سازی تمام‌جمع‌کننده پیشنهادی برای ۸ حالت متفاوت ورودی

State (I1, I2, Cin)	Out_unit1(nM)	Out_unit2(nM)	Out_unit3(nM)	Out_unit4(sum)(nM)	Out_unit5(cout)(nM)
State 0 (000)	0	0	0	0	0
State1 (001)	0	0	100	100	0
State2 (010)	100	99.3	100	100	0
State3 (011)	100	99.3	0	0	92.79
State4 (100)	99.9	99.2	100	100	0
State5 (101)	99.9	99.2	0	0	92.79
State6 (110)	0.66	1.31	7	7	92.79
State7 (111)	0.66	1.31	93	93	92.79

جدول (۲): مقایسه تعداد رشته‌های لازم در روش پیشنهادی، دروازه Seesaw و روش اوریگامی

Methods	1-bit Full-adder	8-bit Full-adder	n-bit Full-adder
Proposed method	15	15	15
Seesaw [1]	62	125	$9n+53$
Origami structure [8]	21	63	$6n+15$

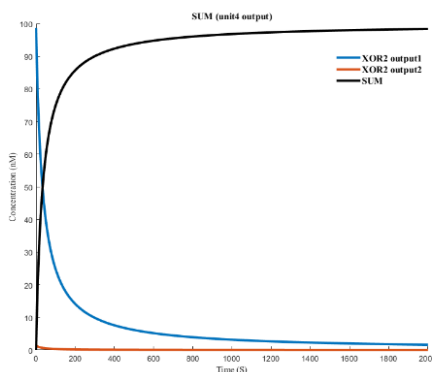
۴- نتیجه گیری

در این پژوهش، یک معماری نوین برای اجرای تمام جمع کننده با استفاده از محاسبات مولکولی مبتنی بر دنا ارائه شد و سپس نحوه نگاشت آن بر روی تراشه ریزسیال دیجیتال بررسی شد. طراحی انجام شده با هدف کاهش پیچیدگی ساختاری، استفاده بهینه از منابع، و به حداقل رساندن تعداد رشته های دنا مورد نیاز انجام شد. با بهره گیری از دروازه های منطقی بهینه شده و الگوریتم های دقیق در سطوح معماری و چیش، اجرای این جمع کننده به گونه ای انجام شد که با کمترین تأخیر زمانی و بیشترین دقت عملکرد، نتایج مطلوب حاصل شود. تراشه طراحی شده، با ساختار مازولار و آرایش الکترونی دوبعدی، توانست فرایندهای کلیدی مانند جداسازی، اختلاط و تشخیص را به صورت کاملاً کنترل شده و زمان بندی شده اجرا کند. شبیه سازی ها توسط نرم افزار Visual DSD و SSS انجام شدند و صحت عملکرد جمع کننده را در تمامی حالات ورودی تأیید کردند و نشان دادند سیستم قادر است خروجی های SUM و COUNT را با دقت زیاد و در بازه های تعریف شده تولید کند.

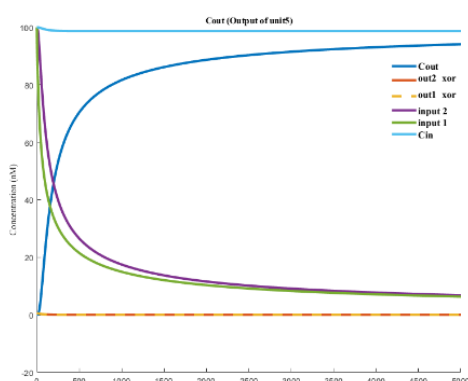
از سوی دیگر، مقایسه با روش های پیشین مانند Seesaw و اورینگامی دنا نشان داد طراحی حاضر، به دلیل استفاده از ویژگی های ریزسیال دیجیتال مانند تقسیم قطره، از افزایش پیچیدگی با افزایش تعداد بیت های ورودی جلوگیری می کند. این امر مقیاس پذیری بسیار زیادی را برای سیستم به همراه دارد.

در نهایت، این پژوهش نشان داد ریزسیال دیجیتال می تواند بستری مناسب برای تحقق محاسبات مولکولی دقیق، کم هزینه و قابل برنامه ریزی فراهم آورد و مسیر را برای توسعه سیستم های هوشمند زیستی، آزمایشگاه های روی تراشه و سامانه های تشخیص پزشکی مولکولی هموار کند.

تحلیل ها نشان می دهد ساختار پیشنهادی، علاوه بر کاهش تعداد رشته ها از $9n+53$ یا $6n+15$ به فقط ۱۵ رشته ثابت، زمان اجرای فرایند را نیز تا حدود ۴۰ درصد نسبت به کارهای موجود کاهش داده است. همچنین، پایداری خروجی ها در بازه ۹۰-۱۰۰ nM نشان می دهد می توان به قابلیت استفاده از این روش در تراشه های DMFB واقعی امیدوار بود.



(الف)



(ب)

شکل (۷): نتایج حاصل از شبیه سازی تمام جمع کننده پیشنهادی برای ورودی ۱۱۱، (الف) نتایج شبیه سازی واحد ۴ خروجی SUM را نشان می دهد. (ب) نتایج شبیه سازی واحد ۵ خروجی COUNT را نشان می دهد.

مراجع

- [1] L. Qian, E. Winfree, "A simple DNA gate motif for synthesizing large-scale circuits", *Journal of the Royal Society Interface*, Vol. 8, No. 62, pp. 1281-1297, 7 Sep. 2011.
<https://doi.org/10.1098/rsif.2010.0729>
- [2] M. Andrianova, A. Kuznetsov, "Logic gates based on DNA aptamers", *Pharmaceuticals*, Vol. 13, No. 11, pp. 417, 23 Nov. 2020.
<https://doi.org/10.3390/ph13110417>
- [3] C. Chen, H. Wang, E. Zhu, X. Shi, J. Xu, "DNA logic multiplexing using toehold-mediated strand displacement", *IEEE Access*, No. 8, pp. 88108-88114, 22 Apr. 2020.
<https://doi.org/10.1109/ACCESS.2020.2989444>
- [4] Y. Zhao, K. Chakrabarty, "Digital microfluidic logic gates and their application to built-in self-test of lab-on-chip", *IEEE transactions on biomedical circuits and systems*, Vol. 4, No. 4, pp. 250-260, 1 Jun. 2010.
<https://doi.org/10.1109/tbcas.2010.2048567>

- Vol. 622, No. 7982, pp. 292-300, 12 Oct. 2023.
<https://doi.org/10.1038/s41586-023-06484-9>
- [8] K. Sakamoto, H. Gouzu, K. Komiyama, D. Kiga, S. Yokoyama, T. Yokomori, M. Hagiya, "Molecular computation by DNA hairpin formation", *Science*, Vol. 288, No. 5469, pp. 1223-1226, 19 May 2000.
<https://doi.org/10.1126/science.288.5469.1223>
- [9] S. Chakraborty, S. Chakraborty, "An efficient module-less synthesis approach for Digital Microfluidic Biochip", *SN applied sciences*, Vol. 2, No. 8, pp. 1442, Aug. 2020.
<https://doi.org/10.1007/s42452-020-3173-6>
- [5] J. Wang, Y. Huang, "Design and implementation of a microfluidic half adder chip based on double-stranded DNA", *IEEE Transactions on Nanobioscience*, Vol. 13, No. 2, pp. 146-151, 20 Mar. 2014.
<https://doi.org/10.1109/TNB.2014.2311792>
- [6] W. Lee, M. Yu, D. Lim, T. Kang, Y. Song, "Programmable DNA-based Boolean logic microfluidic processing unit", *ACS nano*, Vol. 15, No 7, pp. 11644-11654, 7 Jul. 2021.
<https://doi.org/10.1021/acsnano.1c02153>
- [7] H. Lv, N. Xie, M. Li, M. Dong, C. Sun, Q. Zhang, L. Zhao, J. Li, X. Zuo, H. Chen, F. Wang, "DNA-based programmable gate arrays for general-purpose DNA computing", *Nature*,

¹ DNA Computing

² Microfluidic

³ Lab-on-a-Chip

⁴ Digital Microfluidics (DMF)

⁵ Hydrophobic

⁶ DNA

⁷ Strand Displacement Reactions

⁸ Primer Exchange Reaction

⁹ Seesaw Gate

¹⁰ DNAzyme

¹¹ Annealing

¹² Denaturation

¹³ signal leakage

¹⁴ Carry-in

¹⁵ Carry-out

¹⁶ Winfree & Qian

¹⁷ Peak-to-Peak Voltage