



Computational Intelligence in Electrical Engineering
Vol. 13, No. 1, 2022
Research Paper

Hardware Model for Stochastic Neuron Based on Magnetic Tunnel Junction in the Subcritical Current Switching Regime

Abdolah Amirany¹, Kian Jafari¹, Mohammad Hossein Moaiyeri²

¹ Ph.D. Candidate, Faculty of Electrical Engineering, Shahid Beheshti University, Tehran, Iran

² Faculty of Electrical Engineering, Shahid Beheshti University, Tehran, Iran

Abstract:

The stochastic neuron has great importance in neural networks and is one of the most important subjects in machine learning algorithms. Hardware implementation of neural networks has always been of interest to researchers and can significantly increase the performance and applications of neural networks. Hence hardware implementation of the stochastic neuron is also important. In this paper, utilizing stochastic behavior of MTJs in subcritical current regime a hardware model for stochastic neurons is proposed. Using HSpice tool, the proposed model was simulated and simulation results show that the proposed model functionality is similar to the mathematical description of the stochastic neuron and the error of this model is always less than 4.8% compared to the mathematical description of the stochastic neuron. Also using corner simulation, it was shown that this model performs properly even in the presence of process variation and its error rate is less than 15.46% and 17.43% compared to the mathematical model and ideal simulation, respectively.

Keywords: Spintronic, Magnetic tunnel junction, Critical current, Neuromorphic computing, Hardware model, Stochastic neuron.



This is an open access article under the CC BY-NC-ND/4.0/ License (<https://creativecommons.org/licenses/by-nc-nd/4.0/>).



<http://dx.doi.org/10.22108/isee.2021.123472.1387>

مدل سخت‌افزاری برای نورون اتفاقی مبتنی بر پیوند تونل مغناطیسی در جریان‌های کمتر

از جریان بحرانی

عبداله امیرانی^۱، کیان جعفری*^۲، محمدحسین معیری^۳

۱- دانشجوی دکتری، دانشکده مهندسی برق، دانشگاه شهید بهشتی، تهران، ایران

a_amirany@sbu.ac.ir

۲- استادیار، دانشکده مهندسی برق، دانشگاه شهید بهشتی، تهران، ایران

k_jafari@sbu.ac.ir

۳- استادیار، دانشکده مهندسی برق، دانشگاه شهید بهشتی، تهران، ایران

h_moayeri@sbu.ac.ir

چکیده: نورون اتفاقی در شبکه‌های عصبی اهمیت زیادی دارد و یکی از مهم‌ترین مباحث در الگوریتم‌های یادگیری ماشین است. پژوهشگران همواره به پیاده‌سازی سخت‌افزاری شبکه‌های عصبی توجه ویژه داشته‌اند. پیاده‌سازی سخت‌افزاری شبکه‌های عصبی باعث افزایش چشم‌گیر کارایی و کاربرد شبکه‌های عصبی می‌شود؛ به همین دلیل، پیاده‌سازی سخت‌افزاری نورون اتفاقی نیز اهمیت زیادی دارد. در این مقاله با استفاده از ویژگی تغییر حالت احتمالی پیوند تونل مغناطیسی در جریان‌های کمتر از جریان بحرانی، یک مدل سخت‌افزاری برای نورون اتفاقی ارائه شده است. نتایج شبیه‌سازی مدل پیشنهادی با استفاده از نرم‌افزار HSpice نشان می‌دهند مدل پیشنهادی عملکردی مشابه توصیف ریاضی نورون اتفاقی دارد و خطای این مدل نسبت به توصیف ریاضی همواره کمتر از ۰٫۸٪ است. همچنین، شبیه‌سازی در گوشه‌های فرآیند ساخت نشان می‌دهد این مدل حتی در حضور تغییرات فرایند ساخت نیز عملکرد پذیرفتنی داشته و میزان خطای آن نسبت به شبیه‌سازی ایدئال و مدل ریاضی به ترتیب کمتر از ۱۵٫۶٪ و ۱۷٫۴۳٪ است.

واژه‌های کلیدی: اسپیترونیک، پیوند تونل مغناطیسی، جریان بحرانی، محاسبات نورومورفیک، مدل سخت‌افزاری، نورون اتفاقی

۱- مقدمه

در نتیجه با افزایش پیچیدگی عملیات‌های محاسباتی کارایی این سیستم‌ها به شدت کاهش می‌یابد و در برخی موارد حتی به انجام محاسبات نیز قادر نیستند [۳، ۴]. پژوهشگران امروزه به طراحی و ساخت سیستم‌های محاسباتی الگوبرداری شده از شبکه‌های عصبی طبیعی با ویژگی‌هایی مشابه مغز انسان از جمله ویژگی یادگیری توجه ویژه داشته‌اند [۵، ۶]. در کنار طراحی، مدل‌سازی و پیاده‌سازی سخت‌افزاری این سیستم‌ها نیز اهمیت ویژه‌ای دارد. پیاده‌سازی سخت‌افزاری، کارایی سیستم را به شدت افزایش می‌دهد. همچنین، توان مصرفی برای انجام هر محاسبه را نیز تا حد چشمگیری کاهش می‌دهد [۷، ۸].

سیستم‌های محاسباتی موجود با معماری Von-Neumann با وجود اینکه قادر به انجام میلیاردها دستور در ثانیه‌اند، چالش‌های اساسی نیز دارند [۱، ۲]. این سیستم‌ها عموماً محاسبات را به صورت سری انجام می‌دهند و

^۱ تاریخ ارسال مقاله: ۱۳۹۹/۰۴/۰۶

تاریخ پذیرش مقاله: ۱۳۹۹/۱۱/۰۴

نام نویسنده مسئول: کیان جعفری

نشانی نویسنده مسئول: ایران - تهران - دانشگاه شهید بهشتی - دانشکده مهندسی برق

باشد، خروجی برابر یک و اگر کوچک‌تر باشد، خروجی برابر صفر خواهد بود [۱۱]؛ اما در یک نورون اتفاقی، تمام عوامل مؤثر بر خروجی در ورودی لحاظ نشده است یا امکان در نظر گرفتن تمامی عوامل وجود ندارد؛ در نتیجه، مقایسه با مقدار آستانه، تنها عامل تعیین‌کننده خروجی نیست و تنها احتمال رخداد هر یک از حالت‌های خروجی (صفر یا یک) را تعیین می‌کند [۱۱]. این تابع احتمال با $\phi(v)$ نشان داده و معمولاً به صورت رابطه ۱ نمایش داده می‌شود [۱۱].

$$\phi(v) = \frac{1}{1 + \exp\left(\frac{-v + v_0}{T}\right)} \quad (1)$$

در رابطه (۱)، v تأثیر ورودی‌های مشاهده‌پذیر (عوامل معلوم) و T تأثیر ورودی‌های مشاهده‌ناپذیر (عوامل نامعلوم) را نشان می‌دهد. همچنین، پارامتر v_0 نیز برای انتقال مبدأ مختصات به کار می‌رود. با توجه به رابطه (۱) نسبت v/T تعیین‌کننده رفتار نورون است. اگر این نسبت خیلی بزرگ یا خیلی کوچک باشد، رفتار نرون کاملاً قطعی است و در مقادیر میانی نورون رفتار اتفاقی دارد [۱۱].

۲-۲- پیوند تونل مغناطیسی

پیوند تونل مغناطیسی به‌عنوان عنصر اصلی مدارهای اسپینترونیک از دو لایه فرومغناطیسی تشکیل شده است که با یک لایه عایق نازک از هم جدا شده‌اند (نشان داده شده در شکل (۱)). مشاهده شده است اگر قطر لایه عایق به اندازه کافی نازک باشد، الکترون‌های موجود در یک لایه فرومغناطیسی می‌توانند از درون لایه عایق، تونل بزنند و به لایه فرومغناطیسی دیگر بروند و یک جریان الکتریکی ایجاد کنند [۱۲، ۱۳].

با توجه به جهت‌گیری بردارهای مغناطیسی لایه‌های فرومغناطیسی نسبت به هم برای یک پیوند تونل مغناطیسی دو حالت کاری مختلف ممکن است:

افزاده‌های اسپینترونیک از جمله پیوند تونل مغناطیسی به دلیل ویژگی‌های جذابشان از جمله سازگاری و امکان ساخت در کنار ترانزیستورهای CMOS، نافرار بودن، قابلیت مجتمع‌سازی و تغییر حالت احتمالی در جریان‌های کمتر از جریان بحرانی به یکی از گزینه‌های شایان توجه پژوهشگران برای پیاده‌سازی سخت‌افزاری شبکه‌های عصبی تبدیل شده‌اند [۹، ۱۰].

یکی از مهم‌ترین عناصر در الگوریتم‌های یادگیری ماشین و پیاده‌سازی سخت‌افزاری شبکه‌های عصبی نورون اتفاقی است [۱۱]. در این مقاله، با استفاده از ویژگی تغییر حالت احتمالی پیوند تونل مغناطیسی در جریان‌های کمتر از جریان بحرانی، یک مدل سخت‌افزاری برای نورون اتفاقی ارائه شده است. مدل ارائه شده عملکردی مشابه مدل ریاضی نورون اتفاقی داشته و قابل پیاده‌سازی در تعداد زیاد برای پیاده‌سازی شبکه‌های عصبی اتفاقی به صورت سخت‌افزاری است.

این مقاله به این صورت سازماندهی شده است که در بخش دوم پیش‌نیازهای مورد نیاز از جمله مدل ریاضی نورون اتفاقی، ساختار پیوند تونل مغناطیسی و رفتار پیوند تونل مغناطیسی در جریان‌های کمتر از جریان بحرانی بررسی شده‌اند. مدل سخت‌افزاری پیشنهادی برای نورون اتفاقی با استفاده از پیوند تونل مغناطیسی در بخش سوم توضیح داده شده است. در بخش چهارم، نتایج حاصل از شبیه‌سازی مدل پیشنهادی و نتایج حاصل از شبیه‌سازی‌ها در گوشه‌های فرآیند برای بررسی تأثیر تغییرات فرآیند ساخت بر عملکرد مدل پیشنهادی ارائه شده‌اند. در نهایت، در بخش پنجم نتیجه‌گیری شده است.

۲- پیش‌نیازها

۲-۱- نورون اتفاقی

در یک نورون Threshold Logic Unit اگر تمام عوامل مؤثر بر خروجی، مشاهده‌پذیر و در ورودی لحاظ شده باشد، اگر مجموع ورودی‌ها از مقدار آستانه بیشتر

این پیوند باید عبور کند. با توجه به ساختار فیزیکی پیوند تونل مغناطیسی، پارامتری به نام جریان بحرانی (رابطه (۳)) برای این پیوند تعریف می‌شود [۱۶].

$$I_{Cri} = \alpha \frac{\gamma e}{\mu_b g} (\mu_0 M_s) H_K V_{sl} \quad (3)$$

در رابطه (۳)، α ثابت میرایی مغناطیسی، γ نسبت ژیرومغناطیس، e بار الکترون، μ_0 ثابت تراوایی مغناطیسی خلا، M_s میدان مغناطیسی اشباع، H_K میدان ناهمسان‌گرد مؤثر، V_{sl} حجم لایه آزاد، μ_b ثابت مغناطیسی بور و g فاکتور قطبیدگی اسپین است [۱۶]. رفتار پیوند تونل مغناطیسی در جریان‌های بیشتر و کمتر از جریان بحرانی متفاوت است.

در جریان‌های بیشتر از جریان بحرانی، تغییر حالت پیوند تونل مغناطیسی قطعی است [۱۶]. در جریان‌های کمتر از جریان بحرانی، تغییر حالت پیوند تونل مغناطیسی احتمالی است و از توزیع احتمال بیان‌شده از رابطه (۴) پیروی می‌کند [۱۶].

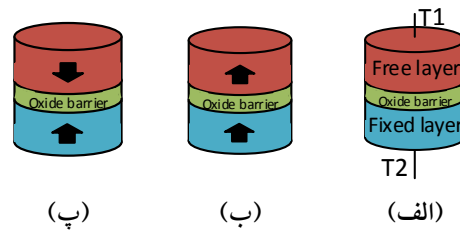
$$P(I, t) = 1 - \exp \left\{ -\frac{t}{T_0} \exp \left[-\Delta \left(1 - \frac{I}{I_{cri}} \right)^2 \right] \right\} \quad (4)$$

در این توزیع t مدت زمان عبور جریان از پیوند تونل مغناطیسی، T_0 زمان تغییر حالت استاندارد و Δ فاکتور دمایی است [۱۶].

۳- مدل سخت‌افزاری پیشنهادی برای نورون

اتفاقی

شکل (۲) الف مدل سخت‌افزاری پیشنهادی را برای نورون اتفاقی نشان می‌دهد. این مدل براساس تقسیم ولتاژ بین یک پیوند تونل مغناطیسی ثابت (Fixed MTJ) با مقاومت $(R_{AP} + R_P)/2$ و یک پیوند تونل مغناطیسی قابل پیکره‌بندی (Reconfigurable MTJ) کار می‌کند. عملکرد این نورون به سه قسمت پیکره‌بندی، خواندن وضعیت و بازنشانی تقسیم می‌شود.



شکل (۱): پیوند تونل مغناطیسی (الف) ساختار (ب) حالت موازی (پ) حالت غیرموازی

حالت موازی: در این حالت بردارهای مغناطیسی لایه‌های فرومغناطیس هم‌جهت‌اند.

حالت غیرموازی: در این حالت، بردارهای مغناطیسی لایه‌های فرومغناطیس در خلاف جهت هم‌اند.

دیده شده است الکترون‌های لایه فرومغناطیسی در یک پیوند تونل مغناطیسی در حالت موازی در مقایسه با حالت غیرموازی با احتمال بیشتری تونل‌زنی می‌کنند و بین دو لایه فرومغناطیس جابه‌جا می‌شوند. با توجه به این پدیده، یک پیوند تونل مغناطیسی مانند یک کلید دارای دو حالت است؛ حالت موازی با مقاومت الکتریکی کم و حالت غیرموازی با مقاومت الکتریکی زیاد [۱۲، ۱۳].

با توجه به مقاومت پیوند تونل مغناطیسی در حالت‌های موازی و غیرموازی، پارامتر Tunnel magnetoresistance (TMR) به‌صورت رابطه (۲) تعریف می‌شود [۱۴، ۱۵]. هرچه TMR بیشتر باشد، باعث می‌شود خواندن حالت پیوند تونل مغناطیسی با دقت و قابلیت اطمینان بیشتری انجام شود [۱۴، ۱۵].

$$TMR = \frac{R_{AP} - R_P}{R_P} \times 100 \quad (2)$$

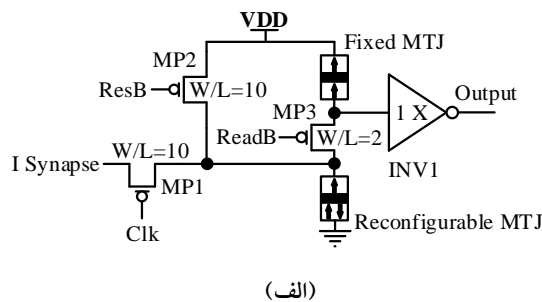
در رابطه ۲، R_{AP} مقاومت پیوند تونل مغناطیسی در حالت غیرموازی و R_P مقاومت پیوند تونل مغناطیسی در حالت موازی است.

۲-۳- رفتار پیوند تونل مغناطیسی در

جریان‌های کمتر از جریان بحرانی

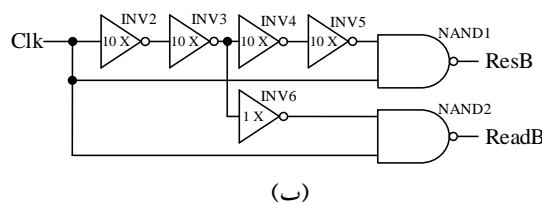
برای تغییر حالت پیوند تونل مغناطیسی، یک جریان از

خروجی صفر خواهد بود. با توجه به W/L ترانزیستور $MP2$ که برابر ۲ است، جریان عبوری از پیوندهای تونل مغناطیسی در زمان خواندن کم بوده است (کمتر از ۳۰ میکرو آمپر) و این جریان نمی‌تواند باعث تغییر وضعیت پیوندها شود.



(الف)

بازنشانی پیوند تونل مغناطیسی: پس از خواندن وضعیت پیوند تونل مغناطیسی، زمانی که سیگنال کلاک یک، سیگنال بازنشانی صفر و سیگنال خواندن یک باشد، ترانزیستور $MP2$ روشن می‌شود و یک جریان نسبتاً زیاد (در حدود ۲۰۰ میکروآمپر) به مدت ۱۰ نانو ثانیه از پیوند تونل مغناطیسی عبور می‌کند. این جریان از جریان بحرانی بیشتر است و وضعیت پیوند تونل مغناطیسی متغیر را به صورت قطعی به غیرموازی تغییر می‌دهد.



(ب)

شکل (۲): مدل پیشنهادی (الف) مدل سخت‌افزاری پیشنهادی برای نورون اتفاقی؛ (ب) مدار تولید سیگنال‌های بازنشانی و خواندن.

سیگنال‌های بازنشانی و خواندن با مدار نشان داده شده در شکل (۲) ب با استفاده از ایجاد تأخیر در سیگنال کلاک با وارونگرهای بزرگ ($INV2$ تا $INV5$) و سپس NAND کردن سیگنال‌های تأخیریافته با سیگنال کلاک اصلی تولید می‌شود. درخور ذکر است این قسمت از مدار اشتراکی بود و یک مدار نشان داده شده در شکل (۲) ب برای تمامی نورون‌های موجود در سیستم کافی است.

۴- شبیه‌سازی مدل پیشنهادی

۴-۱- شبیه‌سازی عملکرد مدل پیشنهادی

با استفاده از مدل ترانزیستورهای CMOS ۴۵ نانومتر و مدل پیوند تونل مغناطیسی ارائه شده در [۱۷] مدل پیشنهادی برای نورون اتفاقی در نرم‌افزار HSpice شبیه‌سازی شد. مشخصات پیوند تونل مغناطیسی استفاده شده در جدول (۱) آمده‌اند. در تمامی شبیه‌سازی‌ها ولتاژ تغذیه ۱٫۱ ولت در نظر گرفته شده است.

شکل (۳) سیگنال‌های مورد نیاز برای عملکرد مدل پیشنهادی و جریان عبوری از پیوند تونل مغناطیسی را نشان می‌دهد. همان‌طور که این شکل نشان می‌دهد ابتدا پیوند مغناطیسی قابل پیکره‌بندی با جریان سیناپس، پیکره‌بندی

پیکره‌بندی پیوند تونل مغناطیسی: زمانی که سیگنال کلاک (Clk) صفر، سیگنال بازنشانی ($ResB$) یک و سیگنال خواندن ($ReadB$) یک باشد، جریان سیناپس (I Synapse) از طریق ترانزیستور $MP1$ به مدت ۱۰ نانوثانیه از پیوند تونل مغناطیسی قابل پیکره‌بندی عبور می‌کند. پیکره‌بندی پیوند تونل مغناطیسی قابل پیکره‌بندی با توجه به مقدار جریان سیناپس براساس توزیع احتمال بیان‌شده در بخش ۲-۳ (رابطه (۲)) تغییر می‌کند.

خواندن وضعیت پیوند تونل مغناطیسی: زمانی که سیگنال کلاک یک، سیگنال بازنشانی یک و سیگنال خواندن صفر باشد، ترانزیستور $MP3$ روشن می‌شود و یک تقسیم ولتاژ بین پیوندهای تونل مغناطیسی ثابت و قابل پیکره‌بندی اتفاق می‌افتد. در این زمان، اگر پیوند تونل مغناطیسی قابل پیکره‌بندی در حالت موازی باشد، مقاومت این پیوند از مقاومت پیوند ثابت کمتر خواهد بود و در نتیجه، افت ولتاژ روی این پیوند کمتر از $VDD/2$ خواهد بود. این افت ولتاژ با وارونگر $INV1$ به مقدار یک در خروجی ($Output$) تفسیر خواهد شد. اگر پیوند تونل مغناطیسی قابل پیکره‌بندی در حالت غیرموازی باشد، مقاومت این پیوند از مقاومت پیوند ثابت بیشتر خواهد بود و با توجه مشابه

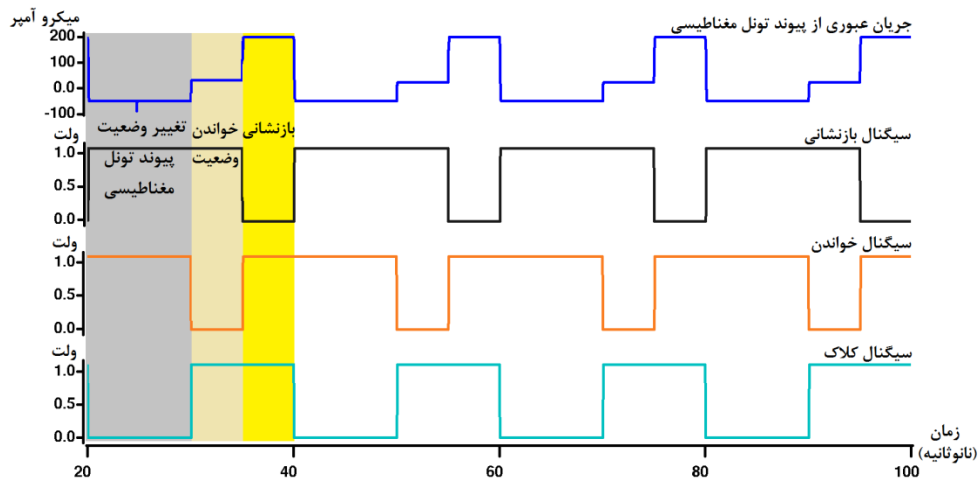
شکل (۴)، مدل پیشنهادی، عملکردی مشابه مدل ریاضی نرون اتفاقی با خطایی کمتر از ۰.۴۸٪ دارد. درخور توجه است با تغییر حجم لایه آزاد (V_{st}) طبق رابطه (۳) می‌توان جریان بحرانی را تغییر داد و نمودار را به سمت راست یا چپ جابه‌جا کرد.

جدول (۱) مشخصات پیوند تونل مغناطیسی استفاده شده

متغیر	مقدار
زمان تغییر حالت استاندارد	۵ نانوثانیه
فاکتور دمایی	۲۰
جریان بحرانی	۱۰۰ میکروآمپر
ابعاد لایه آزاد	۴۰×۴۰ نانومتر
ضخامت لایه آزاد	۱,۳ نانومتر
TMR در ولتاژ بایاس صفر ولت	۳۰۰٪
TMR در ولتاژ کاری مدار	۲۷۸٪
مقاومت پیوند تونل مغناطیسی	۸ کیلو اهم تا ۳۲ کیلو اهم
ضخامت لایه عایق	۰,۸۵ نانومتر
سطح مقطع پیوند	مربع

می‌شود، سپس مدار وارد مرحله خواندن وضعیت پیوند تونل مغناطیسی می‌شود. نکته درخور توجه در این مرحله این است که جریان خواندن به سبب ترانزیستور MP3 در شکل (۲) الف محدود شده (۲۰ تا ۳۰ میکروآمپر با توجه به وضعیت پیوند سلول مغناطیسی قابل پیکره‌بندی) و احتمال تغییر حالت در طی عملیات خواند با توجه به محدود بودن جریان و زمان کم عملیات خواندن (۵ نانوثانیه) بسیار اندک (در حدود ۰,۰۰۰۱٪) است. پس از عملیات خواندن نیز یک جریان ۲۰۰ میکروآمپری به مدت ۵ نانوثانیه از پیوند مغناطیسی قابل پیکره‌بندی عبور می‌کند و وضعیت این پیوند را به غیرموازی تغییر می‌دهد.

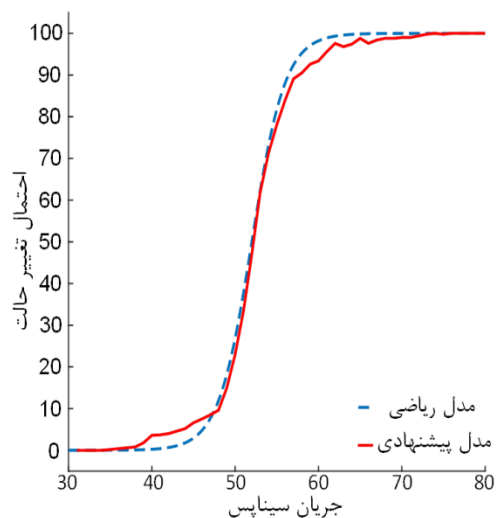
برای بررسی عملکرد مدل پیشنهادی به‌عنوان نرون اتفاقی نیز به این صورت عمل شده است که برای جریان سیناپس در بازه ۳۰ تا ۸۰ میکروآمپر با گام یک میکروآمپر برای هر جریان ۱۰۰۰ بار عملیات پیکره‌بندی پیوند تونل مغناطیسی انجام شده است (در مجموع ۵۱۰۰۰ عملیات پیکره‌بندی مستقل). سپس نتایج این عملیات‌ها استخراج و با مدل ریاضی نرون اتفاقی مقایسه شده‌اند (شکل ۴). با توجه به



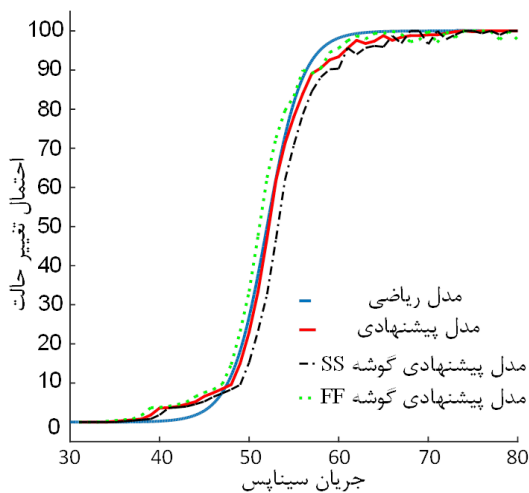
شکل (۳): سیگنال‌های مورد نیاز برای عملکرد مدل پیشنهادی، نواحی عملکردی و جریان عبوری از پیوند تونل مغناطیسی

جدول (۲) متغیرهای حساس مدار

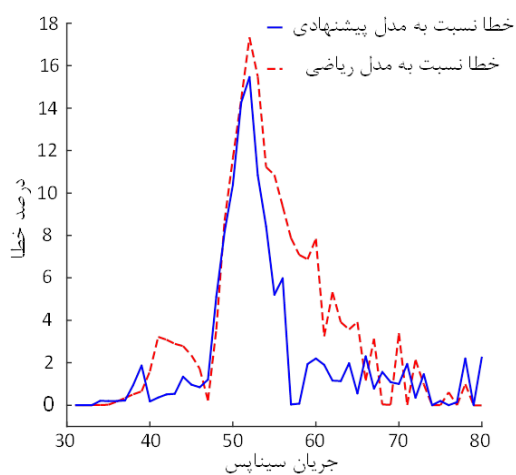
مقدار تغییرات	متغیر
پیوند تونل مغناطیسی	
۵٪	ضخامت لایه آزاد
۱۰٪	TMR
۱۵٪	ابعاد پیوند
۱۵٪	مقاومت واحد سطح
ترانزیستورهای CMOS	
۵٪	طول کانال
۲۰٪	نسبت W به L
۲۰٪	ولتاژ آستانه



شکل (۴): عملکرد مدل پیشنهادی برای نورون اتفاقی در مقایسه با مدل ریاضی نورون اتفاقی



(الف)



(ب)

شکل (۵) نتایج شبیه‌سازی در گوشه‌های فرآیند ساخت (الف) عملکرد مدل پیشنهادی برای نورون اتفاقی در گوشه‌های SS و FF (ب) میزان خطا نسبت به مدل ریاضی و شبیه‌سازی ایدئال

۲-۴- بررسی عملکرد مدل پیشنهادی در حضور تغییرات فرآیند ساخت.

برای بررسی تأثیر تغییرات فرآیند ساخت و دما بر عملکرد مدل پیشنهادی، شبیه‌سازی در دو گوشه SS (کمترین جریان عبوری) و FF (بیشترین جریان عبوری) انجام شد. متغیرهای جدول (۲) به عنوان متغیرهای حساس مدار در نظر گرفته شدند [۱۵، ۱۷]. با توجه به شکل (۵) الف، مدل پیشنهادی حتی در گوشه‌های فرآیند ساخت نیز عمل کرد پذیرفته‌شده‌ای دارد.

شکل (۵) ب بیشینه خطای مدل پیشنهادی را در گوشه‌های فرآیند ساخت نسبت به مدل ریاضی و شبیه‌سازی ایدئال نشان می‌دهد. همان‌طور که این شکل نشان می‌دهد مدل پیشنهادی در گوشه FF نسبت به شبیه‌سازی ایدئال حداکثر ۱۵٫۴۶٪ و نسبت به مدل ریاضی نورون اتفاقی حداکثر ۱۷٫۴۳٪ خطا دارد. نکته شایان توجه دیگر در شکل (۵) ب این است که بیشینه میزان خطا در بازه ۴۹ تا ۵۶ میکروآمپر (۱۴٪ بازه کاری نورون) بالای ۱۰٪ بوده و ۸۶٪ مواقع کمتر از ۱۰٪ است.

- and A. Khatibi Bardsiri, "Presentation of a new method for predicting software defect using neural network combination and grasshopper algorithm.", *Journal of Modeling in Engineering*, Vol. 17, No. 57, 2019, pp 201-214.
- [7] Z. Moravej, A. Abdoos, and M. Pazoki, "An Intelligent Method for Detection and Classification of Power Quality Events", *Journal of Modeling in Engineering*, Vol. 9, No. 27, 2017, pp 23-36.
- [5] D. Shin and H. Yoo, "The Heterogeneous Deep Neural Network Processor with a Non-von Neumann Architecture", *Proceedings of the IEEE, Early Access*, February 2019, pp. 1-16.
- [6] S. Shabani Zade Rabori, V. Khatibi Bardsiri, and A. Khatibi Bardsiri, "Presentation of a new method for predicting software defect using neural network combination and grasshopper algorithm.", *Journal of Modeling in Engineering*, Vol. 17, No. 57, 2019, pp 201-214.
- [7] Z. Moravej, A. Abdoos, and M. Pazoki, "An Intelligent Method for Detection and Classification of Power Quality Events", *Journal of Modeling in Engineering*, Vol. 9, No. 27, 2017, pp 23-36.
- [8] S. Hu et al., "Associative memory realized by a reconfigurable memristive Hopfield neural network", *Nature Communications*, Vol. 6, No. 1, June 2015, pp 1-8.
- [9] A. Sengupta and K. Roy, "A Vision for All-Spin Neural Networks: A Device to System Perspective", *IEEE Transactions on Circuits and Systems I: Regular Papers*, Vol. 63, No. 12, December 2016, pp. 2267-2277.
- [10] A. Amirany and R. Rajaei, "Fully Nonvolatile and Low Power Full Adder Based on Spin Transfer Torque Magnetic Tunnel Junction With Spin-Hall Effect Assistance", *IEEE Transactions on Magnetics*, Vol. 54, No. 12, October 2018, pp. 1-7, 2018.
- [11] S. Haykin, *Neural Networks and Learning Machines*, 3rd ed., Prentice Hall, NJ, USA, 2009.
- [12] S. Ikeda et al., "Tunnel magnetoresistance of 604% at 300K by suppression of Ta diffusion in CoFeB/MgO/CoFeB pseudo-spin-valves annealed at high temperature", *Applied Physics Letters*, Vol. 93, No. 8, August 2008, pp. 082508.
- [13] J. Slonczewski, "Conductance and exchange coupling of two ferromagnets separated by a tunneling barrier", *Physical Review B*, Vol. 39, No. 10, April 1989, pp. 6995-7002.
- [14] R. Rajaei and A. Amirany, "Reliable, High-

۵- نتیجه گیری

در این مقاله، با استفاده از تغییر حالت احتمالی پیوند تونل مغناطیسی در جریان‌های کمتر از جریان بحرانی، یک مدل سخت‌افزاری برای نورون اتفافی به‌عنوان یکی از مهم‌ترین عناصر در پیاده‌سازی سخت‌افزاری شبکه‌های عصبی و همچنین، الگوریتم‌های یادگیری ماشین و هوش مصنوعی ارائه شدند. نتایج شبیه‌سازی‌ها نشان می‌دهند مدل پیشنهادی برای نورون اتفافی عملکردی کاملاً مشابه با توصیف ریاضی نورون اتفافی با خطایی کمتر از ۰٫۸٪ دارد. همچنین، نتایج شبیه‌سازی در گوشه‌های فرآیند برای بررسی تأثیر تغییرات فرآیند ساخت نشان می‌دهد مدل پیشنهادی حتی در گوشه‌های فرآیند ساخت نیز عملکرد پذیرفتنی داشته و میزان خطای آن نسبت به شبیه‌سازی ایدئال و مدل ریاضی به ترتیب کمتر از ۱۵٫۴۶٪ و ۱۷٫۴۳٪ است. از نظر مساحت نیز مدل پیشنهادی به پنج ترانزیستور CMOS و دو پیوند تونل مغناطیسی نیاز دارد که از این نظر نیز سربار سخت‌افزاری زیادی ندارد و مساحت زیادی را اشغال نمی‌کند. همچنین، به سبب ماهیت نافرار پیوند تونل مغناطیسی مدل پیشنهادی نیز نافرار است.

مراجع

- [1] S. Basu, R. Bryant, G. De Micheli, T. Theis and L. Whitman, "Nonsilicon, Non-von Neumann Computing—Part I", *Proceedings of the IEEE*, Vol. 107, No. 1, January 2019, pp. 11-18.
- [2] A. Rezaeiapanah, A. Mobaraki, and S. Bahrani Khademi, "Optimization of MLP Neural Network Using the FinGrain Parallel Genetic Algorithm for Breast Cancer Diagnosis", *Journal of Modeling in Engineering*, Vol. 17, No. 57, 2019, pp 173-186.
- [3] M. Asyaei, "Low-Power Register File Design in 90nm CMOS Technology", *Journal of Modeling in Engineering*, Vol. 16, No. 54, 2018, pp 69-81.
- [4] S. Bahram Beheshti Aval, V. Ahmadian, and E. Darvishan, "Damage detection of structures using signal processing and artificial neural networks", *Journal of Modeling in Engineering*, Vol. 16, No. 52, 2018, pp 253-265.
- [5] S. Shabani Zade Rabori, V. Khatibi Bardsiri,

- Zhang and W. Zhao, "A true random number generator based on parallel STT-MTJs", Design, Automation & Test in Europe Conference & Exhibition (DATE), Lausanne, Switzerland, March 2017, pp. 606-609.
- [17] W. Zhao, Y. Zhang, T. Devolder, J. Klein, D. Ravelosona, C. Chappert and P. Mazoyer, "Failure and reliability analysis of STT-MRAM", *Microelectronics Reliability*, Vol. 52, No. 9-10, September 2012, pp. 1848-1852.
- Performance, and Nonvolatile Hybrid SRAM/MRAM-Based Structures for Reconfigurable Nanoscale Logic Devices", *Journal of Nanoelectronics and Optoelectronics*, Vol. 13, No. 9, September 2018, pp. 1271-1283.
- [15] A. Amirany and R. Rajaei, "Spin-Based Fully Nonvolatile Full-Adder Circuit for Computing in Memory", *SPIN*, Vol. 09, No. 01, April 2019, pp. 1950007.
- [16] Y. Qu, J. Han, B. Cockburn, W. Pedrycz, Y.